

BEST AVAILABLE COPY

PCT/JP2004/004251

日 本 国 特 許 庁  
JAPAN PATENT OFFICE

26. 3. 2004

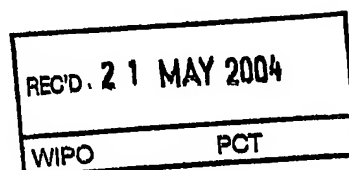
別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日            2 0 0 3 年   3 月 2 6 日  
Date of Application:

出 願 番 号            特 願 2 0 0 3 - 0 8 6 3 6 8  
Application Number:  
[ST. 10/C]:            [ J P 2 0 0 3 - 0 8 6 3 6 8 ]

出 願 人            松 下 電 器 産 業 株 式 会 社  
Applicant(s):

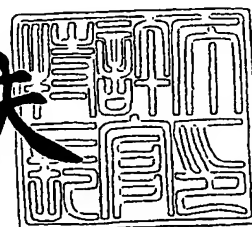


**PRIORITY  
DOCUMENT**  
SUBMITTED OR TRANSMITTED IN  
COMPLIANCE WITH RULE 17.1(a) OR (b)

2 0 0 4 年   4 月 2 8 日

特許庁長官  
Commissioner,  
Japan Patent Office

今 井 康 夫



出 証 番 号    出 証 特 2 0 0 4 - 3 0 3 6 6 8 0

【書類名】 特許願

【整理番号】 2038140164

【提出日】 平成15年 3月26日

【あて先】 特許庁長官殿

【国際特許分類】 G11B 7/09

【発明者】

【住所又は居所】 大阪府門真市大字門真 1 0 0 6 番地 松下電器産業株式  
会社内

【氏名】 荻田 吉博

【発明者】

【住所又は居所】 大阪府門真市大字門真 1 0 0 6 番地 松下電器産業株式  
会社

【氏名】 平塚 隆繁

【発明者】

【住所又は居所】 大阪府門真市大字門真 1 0 0 6 番地 松下電器産業株式  
会社内

【氏名】 落合 稔

【特許出願人】

【識別番号】 000005821

【氏名又は名称】 松下電器産業株式会社

【代理人】

【識別番号】 100081813

【弁理士】

【氏名又は名称】 早瀬 憲一

【電話番号】 06(6395)3251

【手数料の表示】

【予納台帳番号】 013527

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9600402

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 光ディスク再生装置

【特許請求の範囲】

【請求項 1】 ピックアップからの出力信号に基づいてサーボ信号を生成する光ディスク再生装置であって、

前記ピックアップからの出力信号を入力とし、該信号の高周波数帯域と低周波数帯域とを分離する帯域分離回路と、

前記帯域分離回路により分離された高周波数帯域信号を用いて高周波数サーボ信号を生成する高周波数帯域処理回路と、

前記帯域分離回路により分離された低周波数帯域信号を用いて低周波数サーボ信号を生成する低周波数帯域処理回路とを備える、

ことを特徴とする光ディスク再生装置。

【請求項 2】 2 個の分割受光素子からなる 2 分割受光素子、或いは 4 個の分割受光素子からなる 4 分割受光素子を少なくとも有するピックアップからの出力信号に基づいてサーボ信号を生成する光ディスク再生装置であって、

前記ピックアップからの出力信号を入力とし、該信号の高周波数帯域と低周波数帯域とを分離する帯域分離回路と、

前記帯域分離回路により分離された前記 2 又は 4 個の分割受光素子からの高周波数帯域信号を用いて高周波数サーボ信号を生成する高周波数帯域処理回路と、

前記帯域分離回路により分離された低周波数帯域信号を用いて低周波数サーボ信号を生成する低周波数帯域処理回路とを備え、

前記高周波数帯域処理回路は、

前記 2 又は 4 個の各分割受光素子からの高周波数帯域信号をそれぞれ入力とし、前記各分割受光素子からの出力信号の直流成分及び低周波数のレベル変動を除去する 2 又は 4 個の第 1 の H P F と、

前記 2 又は 4 個の第 1 の H P F からの出力信号をそれぞれ受け、前記第 1 の H P F のカットオフ周波数以上で所定のカットオフ周波数以下の周波数を除去する 2 又は 4 個の第 2 の H P F と、

前記 2 又は 4 個の第 2 の H P F からの出力信号をそれぞれ A D 変換する 2 又は

4 個の A D C と、

前記 2 又は 4 個の A D C から出力されるデジタル信号をそれぞれ受け、前記第 2 の H P F のカットオフ周波数よりも高くかつ所定のカットオフ周波数以下の周波数を除去する 2 又は 4 個の第 3 の H P F と、

前記 2 又は 4 個の第 3 の H P F から出力される 2 又は 4 個のデジタル信号を入力とし、デジタル処理により位相差トラッキングエラー信号を生成する位相差トラッキングエラー信号検出回路とを備える、

ことを特徴とする光ディスク再生装置。

【請求項 3】 請求項 2 に記載の光ディスク再生装置において、

前記第 1 の H P F のカットオフ周波数は、前記 2 又は 4 個の各分割受光素子から出力される信号のジッタに影響を与えない周波数である、

ことを特徴とする光ディスク再生装置。

【請求項 4】 請求項 2 に記載の光ディスク再生装置において、

前記高周波数帯域処理回路は、

前記 2 又は 4 個の各 A D C からそれぞれ出力されるデジタル信号に基づいてプッシュプルトラッキングエラー信号を演算して算出する論理演算回路と、該算出したプッシュプルトラッキングエラー信号からウォブル信号を生成するデジタル B P F とからなるウォブル信号生成回路をさらに備える、

ことを特徴とする光ディスク再生装置。

【請求項 5】 請求項 4 に記載の光ディスク再生装置において、

前記第 2 の H P F のカットオフ周波数は、前記デジタル B P F の通過周波数帯域以下の周波数である、

ことを特徴とする光ディスク再生装置。

【請求項 6】 請求項 2 に記載の光ディスク再生装置において、

前記高周波数帯域処理回路は、

前記 2 又は 4 個の各 A D C からそれぞれ出力されるデジタル信号に基づいてプッシュプルトラッキングエラー信号を演算して算出する論理演算回路と、該算出したプッシュプルトラッキングエラー信号をゼロクロス点で 2 値化してプッシュプルトラッキングクロス信号を生成する 2 値化回路とからなる、プッシュプルトラッ

ククロス信号生成回路をさらに備え、

前記プッシュプルトラッククロス信号生成回路で生成したプッシュプルトラッククロス信号を、光ディスクの高速シーク時におけるトラッククロス信号として使用する、

ことを特徴とする光ディスク再生装置。

【請求項 7】 請求項 2 に記載の光ディスク再生装置において、

前記第 3 の H P F のカットオフ周波数は、傷による電圧レベル変動の除去、及び wobble 成分の除去を行なうことのできる周波数である、

ことを特徴とする光ディスク再生装置。

【請求項 8】  $2N$  ( $N$  は 1 以上の整数) 個の分割受光素子からなる  $2N$  分割受光素子を有するピックアップからの出力信号に基づいてサーボ信号を生成する光ディスク再生装置であって、

前記ピックアップからの出力信号を入力とし、該信号の高周波数帯域と低周波数帯域とを分離する帯域分離回路と、

前記帯域分離回路により分離された高周波数帯域信号を用いて高周波数サーボ信号を生成する高周波数帯域処理回路と、

前記帯域分離回路により分離された前記  $2N$  個の分割受光素子からの低周波数帯域信号を用いて低周波数サーボ信号を生成する低周波数帯域処理回路とを備え、

前記低周波数帯域処理回路は、

前記  $2N$  個の各分割受光素子からの低周波数帯域信号をそれぞれ入力とし、低域サンプリング周波数の  $1/2$  以下のカットオフ周波数を持つ  $2N$  個の L P F と

前記  $2N$  個の L P F からの各出力信号を順次切り替えて出力するセレクトと、

前記セレクトからの出力を A D 変換する A D C と、

前記 A D C から出力されるデジタル信号を用いてマトリクス演算を行ないサーボ信号を生成するサーボマトリクス演算回路とを備える、

ことを特徴とする光ディスク再生装置。

【請求項 9】 メインビーム及びサブビームを照射して、前記メインビーム

に対する 4 個の信号と前記サブビームに対する 2 又は 4 個の信号とを少なくとも出力するピックアップを有し、該ピックアップからの出力信号に基づいてサーボ信号を生成する光ディスク再生装置であって、

前記ピックアップからの出力信号を入力とし、該信号の高周波数帯域と低周波数帯域とを分離する帯域分離回路と、

前記帯域分離回路により分離された高周波数帯域信号を用いて高周波数サーボ信号を生成する高周波数帯域処理回路と、

前記帯域分離回路により分離された前記メインビームに対する 4 個の信号及びサブビームに対する 2 又は 4 個の信号の、低周波数帯域信号を用いて低周波数サーボ信号を生成する低周波数帯域処理回路とを備え、

前記低周波数帯域処理回路は、

前記メインビームに対する 4 個の信号、及びサブビームに対する 2 又は 4 個の信号に対してそれぞれ設けられた、低域サンプリング周波数の  $1/2$  以下のカットオフ周波数を持つ 6 又は 8 個の LPF と、

前記 6 又は 8 個の LPF からの各出力信号を順次切り替えて出力するセレクトと、

前記セレクトからの出力を AD 変換する ADC と、

前記 ADC から出力されるデジタル信号を用いてマトリクス演算を行ないサーボ信号を生成するサーボマトリクス演算回路とを備える、

ことを特徴とする光ディスク再生装置。

【請求項 10】 請求項 9 に記載の光ディスク再生装置において、

前記サーボマトリクス演算回路は、前記 ADC から出力されるメインビームに対する信号の演算処理を行なうメインビームサーボフィルタと、サブビームに対する信号の演算処理を行なうサブビームサーボフィルタと、前記メインビームサーボフィルタ、及び前記サブビームサーボフィルタからの出力信号を加算する加算器とを備え、

前記メインビームサーボフィルタ、及び前記サブビームサーボフィルタによる演算処理をそれぞれ独立して行なう、

ことを特徴とする光ディスク再生装置。

【請求項 11】 請求項 9 に記載の光ディスク再生装置において、

前記サーボマトリクス演算回路は、前記 ADC から出力されるメインビームに対する信号の演算処理を行なうメインビームサーボフィルタと、

サブビームに対する信号の演算処理を行なうサブビームサーボフィルタと、

前記サブビームサーボフィルタから出力される信号の演算開始までの遅延時間を位相補償によって補正する高域位相進みフィルタと、

前記メインビームサーボフィルタ、及び前記高域位相進みフィルタからの出力信号を加算する加算器とを備える、

ことを特徴とする光ディスク再生装置。

#### 【発明の詳細な説明】

##### 【0001】

##### 【発明の属する技術分野】

本発明は、ピックアップの受光素子から出力される信号よりサーボ信号を生成する光ディスク再生装置に関する。

##### 【0002】

##### 【従来の技術】

図 9 は、従来の光ディスク再生装置を示すブロック図である。

図 9 において、従来の光ディスク再生装置は、ピックアップ 1000 と、VGA 1001 と、サーボマトリクス演算回路 1002 と、セクタ 1003 と、セクタ 1004 と、LPF 1005 と、コンパレータ 1006 と、LPF 1007 と、LPF 1008 と、LPF 1009 と、セクタ 1010 と、ADC 1011 と、HPF 1012 と、コンパレータ 1013 と、位相差トラッキングエラー信号検出回路 1014 と、オフトラック信号生成回路 1015 と、差動 RF 信号生成回路 1016 と、ウォブル信号生成回路 1017 と、CAPA 検出信号生成回路 1018 とからなる。なお、ここでは、図 4 で示すような 4 個の分割受光素子（以下、受光素子とする）からなる 3 つの 4 分割受光素子を有するピックアップ 1000 を使用するものとし、該ピックアップからは、図 4 に示すように、メインビームを受光する受光素子 A～D（以下、メイン受光素子 A～D とする）4 2 からの信号と、受光素子 A～D に照射されるメインビームに先行或いは／及び



後行して照射されるサブビームを受光する受光素子E～H（以下、サブ受光素子E～Hとする）41、43からの信号が出力される。

#### 【0003】

VGA1001a～1001hは、ピックアップ1000の受光素子A～Hから出力される信号を入力とし、再生メディアの反射率、レーザパワーのばらつき、ピックアップの効率などの要因で、受光素子出力信号の振幅が大きくばらつくのを補正するゲイン調整アンプである。

#### 【0004】

サーボマトリクス演算回路1002は、アナログ回路で構成され、各受光素子の出力信号から、ピックアップ構造、再生メディア、再生モード等に対応して予め定められた複数パターンの演算処理を行なって、複数のトラッキングエラー信号（以下、TE信号とする）、フォーカスエラー信号（以下、FE信号とする）、及びその総和の信号（以下、AS（all-sum）信号とする）を生成する。

#### 【0005】

図6、図7は、サーボマトリクス演算回路1002でTE信号、FE信号を生成するために行なわれるマトリクス演算の一例を示したものであり、図中のA～Hは図4に示す各受光素子からの出力信号を、位相差ABは受光素子A及びBの出力信号の位相差を、位相差CDは受光素子C及びDの出力信号の位相差を、k及びaは演算定数をそれぞれ示す。

#### 【0006】

サーボマトリクス演算回路1002では、ピックアップ構造、再生メディア、再生モード等に応じて図6、図7にそれぞれ示すような演算式が切換えられてマトリクス演算が行われ、TE信号、FE信号が生成される。そして、かかる図6、図7に示すような複数の演算式による演算を行なう場合には、サーボマトリクス演算回路1002をそれぞれの演算式に応じたマトリクス演算及びその総和の演算を行なうことができるアナログ回路により構成することが必要となる。

#### 【0007】

セクタ1003は、サーボマトリクス演算回路1002で生成された複数のTE信号、及び位相差トラッキングエラー信号検出回路1014で検出されたTE信

号のうち、ピックの構造、再生メディア、再生モードに対応したTE信号を選択する。

#### 【0008】

セクタ1004は、サーボマトリクス演算回路1002で生成された複数のFE信号のうち、ピックの構造、再生メディア、再生モードに対応したFE信号を選択する。

LPF1005は、セクタ1003から出力されるTE信号のノイズを除去する。

コンパレータ1006は、セクタ1003から出力されるTE信号の平均値を閾値として2値化してトラッククロス信号を出力する。

#### 【0009】

LPF1007、LPF1008、LPF1009は、低域サンプリング周波数の1/2以下のカットオフ周波数を持つ、アンチエイリアジングフィルタである。

セクタ1010は、TE信号、FE信号、AS信号を順次選択してADC1011に入力する。

ADC1011は、セクタ1010から出力される信号をデジタル信号に変換するAD変換器である。

HPF1012a~1012dは、受光素子出力信号から、直流成分及び、傷によるレベル変動成分の除去を行なう。

#### 【0010】

コンパレータ1013a~1013dは、HPF1012a~1012dからそれぞれ出力される信号のRF成分を2値化して出力する。

位相差トラッキングエラー信号検出回路1014は、アナログ回路で構成され、コンパレータ1013a~1013dから出力される4チャンネルの信号入力の入力信号間の位相差を測定して位相差トラッキングエラー信号（以下、DPDTE信号とする）を出力する。

#### 【0011】

オフトラック信号生成回路1015は、位相差トラッキングエラー信号検出回

路1014から出力されるDPDTE信号から、トラックを外れていることを検出するためのオフトラック信号を生成して出力する。

差動RF信号生成回路1016は、4分割受光素子の出力信号から差動RF信号（以下、広帯域pushpullTEと称する）を生成する。

#### 【0012】

ウォブル信号生成回路1017は、差動RF信号生成回路1016から出力される広帯域pushpullTEをアナログ回路で構成されたBPFに入力し、ディスクの種類がDVD-R/RW、DVD-RAMの場合に存在するウォブル信号を抽出する。

CAPA検出信号生成回路1018は、RAM再生時に、CAPA（アドレスマーク）部分の広帯域pushpullTEが上下に触れるのを検出してCAPA検出信号を出力する。

#### 【0013】

次に、上記のように構成された従来の光ディスク再生装置の動作について説明する。

ピックアップ1000の受光素子A～Hより出力された信号は、それぞれVGA1001a～1001hに入力され、ゲイン調整が行なわれる。そして、VGA1001a～1001hからの出力がサーボマトリクス演算回路1002に出力されるとともに、メイン受光素子A～Dからの出力信号に対するVGA1001a～1001dからの出力がHPF1012a～1012d、及び差動RF信号生成回路1016に出力される。

#### 【0014】

サーボマトリクス演算回路1002では、予め設定された、ピックアップ構造、再生メディア、再生モードに対応した複数パターンの演算処理を行なうための複数のアナログ回路により、入力されるVGA1001a～1001hからの出力に対して、所定のマトリクス演算を行ない、TE信号、FE信号、AS信号が生成される。

#### 【0015】

サーボマトリクス演算回路1002で生成された複数のTE信号、FE信号は、セ

レクタ1003、及びセクタ1004に入力され、入力されたTE信号、FE信号のうち、ピックアップ構造、再生メディア、再生モードに対応した一つのTE信号、FE信号が選択される。なお、セクタ1003には、後述する位相差トラッキングエラー信号検出回路1014により生成されるDPDTE信号も入力される。

そして、セクタ1003により選択されたTE信号は、LPF1005、及びコンパレータ1006を介して、トラッククロス信号として出力される。

#### 【0016】

また、セクタ1003、及びセクタ1004によりそれぞれ選択されたTE信号、FE信号、及びサーボマトリクス演算回路1002から出力されるAS信号は、それぞれLPF1007、LPF1008、LPF1009、及びセクタ1010を介して、順次ADC1011によりデジタル信号に変換されて出力される。

#### 【0017】

一方で、メイン受光素子A～Dからの出力信号に対するVGA1001a～1001dからの出力は、HPF1012a～1012d、及びコンパレータ1013a～1013dを介して、位相差トラッキングエラー信号検出回路1014に入力され、DPDTE信号が生成された後、オフトラック信号生成回路1015により、オフトラック信号が生成されて出力される。

#### 【0018】

また、メイン受光素子A～Dからの出力信号に対するVGA1001a～1001dからの出力は、差動RF信号生成回路1016に入力され、広帯域pushpullTEが生成された後、DVD-R/RW、DVD-RAM再生時には、ウォブル信号生成回路1017によりウォブル信号が生成されて出力され、RAM再生時には、CAPA検出信号生成回路1018によりCAPA検出信号が生成されて出力される。

#### 【0019】

そして、このような従来の光ディスク再生装置によれば、DVD-RAM/R/RWからCD-R/RWまで全てのDVD/CD系光ディスクの再生に対応するサーボ信号の検出を行うことができ、一つの光ディスク再生装置により、全てのD

VD/CD系光ディスクの再生を行うことが可能となる。

【0020】

【特許文献1】

特開 2000-82226 号公報

【0021】

【発明が解決しようとする課題】

しかしながら、上述した従来の光ディスク再生装置によるサーボマトリックス演算回路 1002 への入力信号帯域は、直流から低周波（数 10 KHz）までであるのに対し、差動 RF 信号生成回路 1016 及び HPF 1012 への入力信号帯域は、数 KHz から数 10 MHz までの高周波帯域であることから、VGA 1001a～d には、その両方の周波数帯域をカバーする必要があるとともに、広範囲のゲイン調整及びオフセット調整機能が要求されることとなってしまう。

【0022】

また、上述したように従来の光ディスク再生装置では、サーボマトリクス演算回路 1002 をアナログ回路により構成していたので、予め設定された、ピックアップ構造、再生メディア、再生モードに対応した複数パターンの演算処理を行なうために、数種類のアナログ回路を設けることが必要となり、回路規模や消費電力が増大する要因となっていた。

【0023】

また、サーボマトリクス演算回路 1002 がアナログ回路により構成されているため、かかるサーボマトリクス演算回路 1002 により図 10、図 11 に示したような演算を行なう際には、回路規模等の制約によって演算定数である  $k$  や  $a$  の値の調整精度に限界が生じるとともに、調整した演算定数にもバラツキが発生するために、S/N の悪化の要因となっていた。

【0024】

さらに、図 10、図 11 に示すような  $TE = (TE+) * (1-a) - (TE-) * (1+a)$ 、 $FE = (FE+) * (1-a) - (FE-) * (1+a)$  の演算をハードウェアで行なう場合には、アナログ乗算器が必要であり、アナログ乗算器をはじめとする演算回路によるオフセットが発生することにもなる。

## 【0025】

また、TE信号を用いてトラッキングサーボを動作させる場合には、S/N向上のために、LPF1005のカットオフ周波数を、サーボ特性に影響を与えない範囲でできるだけ低い値に設定（通常は50～80KHz）するようにするが、シーク時には、トラッククロス周期が100KHz以上になるため、かかるシーク速度に応じてLPF1005のカットオフ周波数を変更する必要がある、回路構成が複雑になるとともに、回路規模の増大の要因ともなっていた。

## 【0026】

また、ウォブル信号や、CAPA検出信号を生成するためには、差動RF信号生成回路やウォブル信号生成回路を設ける必要があるが、かかる差動RF信号生成回路や、ウォブル信号生成回路を構成するアナログBPFの回路規模は大きく、光ディスク再生装置を小型化する上で問題となっていた。

## 【0027】

また、ウォブル信号を生成する際に使用するアナログBPFから出力される信号の帯域幅や中心周波数の出力特性には大きなばらつきがあるため、予めBPFの通過帯域幅を必要な帯域幅よりも広く設計する必要があった。

## 【0028】

また、信号処理のデジタル化を図るために、従来の光ディスク再生装置のVGA1001a～1001dの出力後にAD変換器を設けてその後の信号処理をデジタルで行なうことが考えられるが、マトリックス演算回路の入力データとしては、数100KHzのサンプリング周波数で8ビット以上の精度のデータが必要となるとともに、差動RF信号生成回路1016及びHPF1012の入力データとしては、数10MHzのサンプリング周波数で4ビット以上の精度のデータが必要となるため、VGA1001a～1001dに接続されるAD変換器は、数10MHzの変換速度を持った8ビット以上の精度のAD変換器が必要となってしまう。

## 【0029】

本発明は、上述のような課題を解決するためになされたものであり、回路規模や消費電力の削減を図るとともに、温度特性やICのバラツキで左右されない信

頼性の高いサーボ信号の検出を可能とする光ディスク再生装置を提供することを目的とする。

### 【0030】

#### 【課題を解決するための手段】

前記課題を解決するために、本発明の請求項1にかかる光ディスク再生装置は、ピックアップからの出力信号に基づいてサーボ信号を生成する光ディスク再生装置であって、前記ピックアップからの出力信号を入力とし、該信号の高周波数帯域と低周波数帯域とを分離する帯域分離回路と、前記帯域分離回路により分離された高周波数帯域信号を用いて高周波数サーボ信号を生成する高周波数帯域処理回路と、前記帯域分離回路により分離された低周波数帯域信号を用いて低周波数サーボ信号を生成する低周波数帯域処理回路とを備えることを特徴とするものである。

### 【0031】

また、本発明の請求項2にかかる光ディスク再生装置は、2個の分割受光素子からなる2分割受光素子、或いは4個の分割受光素子からなる4分割受光素子を少なくとも有するピックアップからの出力信号に基づいてサーボ信号を生成する光ディスク再生装置であって、前記ピックアップからの出力信号を入力とし、該信号の高周波数帯域と低周波数帯域とを分離する帯域分離回路と、前記帯域分離回路により分離された前記2又は4個の分割受光素子からの高周波数帯域信号を用いて高周波数サーボ信号を生成する高周波数帯域処理回路と、前記帯域分離回路により分離された低周波数帯域信号を用いて低周波数サーボ信号を生成する低周波数帯域処理回路とを備え、前記高周波数帯域処理回路が、前記2又は4個の各分割受光素子からの高周波数帯域信号をそれぞれ入力とし、前記各分割受光素子からの出力信号の直流成分及び低周波数のレベル変動を除去する2又は4個の第1のHPFと、前記2又は4個の第1のHPFからの出力信号をそれぞれ受け、前記第1のHPFのカットオフ周波数以上で所定のカットオフ周波数以下の周波数を除去する2又は4個の第2のHPFと、前記2又は4個の第2のHPFからの出力信号をそれぞれAD変換する2又は4個のADCと、前記2又は4個のADCから出力されるデジタル信号をそれぞれ受け、前記第2のHPFのカット

オフ周波数よりも高くかつ所定のカットオフ周波数以下の周波数を除去する 2 又は 4 個の第 3 の H P F と、前記 2 又は 4 個の第 3 の H P F から出力される 2 又は 4 個のデジタル信号を入力とし、デジタル処理により位相差トラッキングエラー信号を生成する位相差トラッキングエラー信号検出回路とを備えることを特徴とするものである。

#### 【0032】

また、本発明の請求項 3 にかかる光ディスク再生装置は、前記第 1 の H P F のカットオフ周波数が、前記 2 又は 4 個の各分割受光素子から出力される信号のジッタに影響を与えない周波数であることを特徴とするものである。

#### 【0033】

また、本発明の請求項 4 にかかる光ディスク再生装置は、前記高周波数帯域処理回路が、前記 2 又は 4 個の各 A D C からそれぞれ出力されるデジタル信号に基づいてプッシュプルトラッキングエラー信号を演算して算出する論理演算回路と、該算出したプッシュプルトラッキングエラー信号からウォブル信号を生成するデジタル B P F とからなるウォブル信号生成回路をさらに備えることを特徴とするものである。

#### 【0034】

また、本発明の請求項 5 にかかる光ディスク再生装置は、前記第 2 の H P F のカットオフ周波数が、前記デジタル B P F の通過周波数帯域以下の周波数であることを特徴とするものである。

#### 【0035】

また、本発明の請求項 6 にかかる光ディスク再生装置は、前記高周波数帯域処理回路が、前記 2 又は 4 個の各 A D C からそれぞれ出力されるデジタル信号に基づいてプッシュプルトラッキングエラー信号を演算して算出する論理演算回路と、該算出したプッシュプルトラッキングエラー信号をゼロクロス点で 2 値化してプッシュプルトラッククロス信号を生成する 2 値化回路とからなる、プッシュプルトラッククロス信号生成回路をさらに備え、前記プッシュプルトラッククロス信号生成回路で生成したプッシュプルトラッククロス信号を、光ディスクの高速シーク時におけるトラッククロス信号として使用することを特徴とするものである。



る。

#### 【0036】

また、本発明の請求項7にかかる光ディスク再生装置は、前記第3のHPFのカットオフ周波数が、傷による電圧レベル変動の除去、及びwobble成分の除去を行なうことのできる周波数であることを特徴とするものである。

#### 【0037】

また、本発明の請求項8にかかる光ディスク再生装置は、 $2N$  ( $N$ は1以上の整数) 個の分割受光素子からなる $2N$ 分割受光素子を有するピックアップからの出力信号に基づいてサーボ信号を生成する光ディスク再生装置であって、前記ピックアップからの出力信号を入力とし、該信号の高周波数帯域と低周波数帯域とを分離する帯域分離回路と、前記帯域分離回路により分離された高周波数帯域信号を用いて高周波数サーボ信号を生成する高周波数帯域処理回路と、前記帯域分離回路により分離された前記 $2N$ 個の分割受光素子からの低周波数帯域信号を用いて低周波数サーボ信号を生成する低周波数帯域処理回路とを備え、前記低周波数帯域処理回路が、前記 $2N$ 個の各分割受光素子からの低周波数帯域信号をそれぞれ入力とし、低域サンプリング周波数の $1/2$ 以下のカットオフ周波数を持つ $2N$ 個のLPFと、前記 $2N$ 個のLPFからの各出力信号を順次切り替えて出力するセレクタと、前記セレクタからの出力をAD変換するADCと、前記ADCから出力されるデジタル信号を用いてマトリクス演算を行ないサーボ信号を生成するサーボマトリクス演算回路とを備えることを特徴とするものである。

#### 【0038】

また、本発明の請求項9にかかる光ディスク再生装置は、メインビーム及びサブビームを照射して、前記メインビームに対する4個の信号と前記サブビームに対する2又は4個の信号とを少なくとも出力するピックアップを有し、該ピックアップからの出力信号に基づいてサーボ信号を生成する光ディスク再生装置であって、前記ピックアップからの出力信号を入力とし、該信号の高周波数帯域と低周波数帯域とを分離する帯域分離回路と、前記帯域分離回路により分離された高周波数帯域信号を用いて高周波数サーボ信号を生成する高周波数帯域処理回路と、前記帯域分離回路により分離された前記メインビームに対する4個の信号及び

サブビームに対する 2 又は 4 個の信号の、低周波数帯域信号を用いて低周波数サーボ信号を生成する低周波数帯域処理回路とを備え、前記低周波数帯域処理回路が、前記メインビームに対する 4 個の信号、及びサブビームに対する 2 又は 4 個の信号に対してそれぞれ設けられた、低域サンプリング周波数の  $1/2$  以下のカットオフ周波数を持つ 6 又は 8 個の LPF と、前記 6 又は 8 個の LPF からの各出力信号を順次切り替えて出力するセレクタと、前記セレクタからの出力を AD 変換する ADC と、前記 ADC から出力されるデジタル信号を用いてマトリクス演算を行ないサーボ信号を生成するサーボマトリクス演算回路とを備えることを特徴とするものである。

#### 【0039】

また、本発明の請求項 10 にかかる光ディスク再生装置は、前記サーボマトリクス演算回路が、前記 ADC から出力されるメインビームに対する信号の演算処理を行なうメインビームサーボフィルタと、サブビームに対する信号の演算処理を行なうサブビームサーボフィルタと、前記メインビームサーボフィルタ及び前記サブビームサーボフィルタからの出力信号を加算する加算器とを備え、前記メインビームサーボフィルタ、及び前記サブビームサーボフィルタによる演算処理をそれぞれ独立して行なうことを特徴とするものである。

#### 【0040】

また、本発明の請求項 11 にかかる光ディスク再生装置は、前記サーボマトリクス演算回路が、前記 ADC から出力されるメインビームに対する信号の演算処理を行なうメインビームサーボフィルタと、サブビームに対する信号の演算処理を行なうサブビームサーボフィルタと、前記サブビームサーボフィルタから出力される信号の演算開始までの遅延時間を位相補償によって補正する高域位相進みフィルタと、前記メインビームサーボフィルタ、及び前記高域位相進みフィルタからの出力信号を加算する加算器とを備えることを特徴とするものである。

#### 【0041】

#### 【発明の実施の形態】

以下、本発明の実施の形態について、図面を参照しながら説明する。

(実施の形態 1)

図1は、本発明の実施の形態1による光ディスク再生装置を説明するためのブロック図である。

図1において、本発明の実施の形態1による光ディスク再生装置は、ピックアップ100と、帯域分離回路101と、高周波帯域処理回路102と、低周波帯域処理回路103とからなる。なお、ここでは、図4で示すような4個の分割受光素子（以下、受光素子とする）からなる3つの4分割受光素子を有するピックアップ100を使用するものとし、ピックアップ100からは、図4に示すように、メインビームを受光するメイン受光素子A～Dの信号と、受光素子A～Dに照射されるメインビームに先行或いは／及び後行して照射されるサブビームを受光するサブ受光素子E～Hの信号が出力される。

#### 【0042】

帯域分離回路101は、各受光素子A～Hより出力される信号を入力とし、入力された信号の高周波数帯域と低周波数帯域とを分離して、受光素子A～Dの高周波数帯域の信号を高周波数帯域処理回路102に出力するとともに、受光素子A～Hの低周波数帯域の信号を低周波数帯域処理回路103に出力する。

#### 【0043】

高周波帯域処理回路102は、帯域分離回路101から出力された受光素子A～Dからの高周波数帯域の信号を入力として高周波数サーボ信号を生成する。

低周波帯域処理回路103は、帯域分離回路101から出力された受光素子A～Hからの低周波数帯域の信号を入力として低周波数サーボ信号を生成する。

#### 【0044】

次に、かかる高周波帯域処理回路102について詳細に説明する。

図2は、本発明の実施の形態1による光ディスク再生装置の高周波帯域処理回路102の構成を説明するためのブロック図である。

図2において、高周波帯域処理回路102は、第1のHPF1と、VGA2と、第2のHPF3と、ADC4と、ウォブル信号生成回路5と、プッシュプルトラッククロス信号生成回路6と、第3のHPF7と、位相差トラッキングエラー信号検出回路8と、CAPA検出信号生成回路9と、トラッククロス信号生成回路10と、オフトラック信号生成回路11とからなる。なお、本発明の実施の形

態1では、第1のHPF1、VGA2、第2のHPF3、ADC4、及び第3のHPF7をそれぞれ4つずつ備えるものについて説明するが、これらの回路の構成数については、高周波帯域処理回路102に入力される受光素子からの信号数に併せて、予め決定されるものであり、前述した回路の構成数は4つに限定されるものではない。

#### 【0045】

第1のHPF1a～1dは、受光素子A～Dの高周波数帯域の信号がそれぞれ入力され、アンプオフセット、迷光オフセットなどの直流成分及び低周波数のレベル変動を除去するHPFである。なお、この第1のHPF1のカットオフ周波数は、RF信号のジッタが劣化しないように設定され（通常、100～2KHz）、該第1のHPF1からの出力を後述のように加算RF信号として用いることができるようにする。もっとも、第1のHPF1の出力を加算RFとして用いない場合には、第1のHPF1のカットオフ周波数を後述する第2のHPF3のカットオフ周波数と同じにするか、或いは、かかる第1のHPF1を設けないこととしても良い。

#### 【0046】

VGA2a～2dは、再生メディアの反射率、レーザパワーのばらつき、ピックアップの効率などの要因で、受光素子出力信号の振幅が大きくばらつくのを補正するゲイン調整アンプである。なお、図2に示すように、この出力をデータ再生回路に加算RF信号として出力する。これにより、データ再生用の再生信号の生成と、サーボ信号を生成するための信号の生成とを一つの回路で行うことができ、回路規模の削減を図ることができる。

#### 【0047】

第2のHPF3a～3dは、第1のHPF1a～1dのカットオフ周波数以上のカットオフ周波数を持ち、VGA2a～2dによって発生するオフセットの除去、及びディスクの傷等によって発生する再生信号のレベル変動を除去する。なお、第2のHPF3のカットオフ周波数は、後述のウォブル信号生成回路5を構成するBPFの通常周波数帯域以上の周波数信号を通過させる周波数（通常、140KHz以下）に設定され、後述のウォブル信号生成回路5でウォブル検出を

行なえるようにする。

#### 【0048】

ADC4a～4dは、RF信号のビットレートの約0.5～3.0倍のサンプリング周波数でAD変換を行なうAD変換器である。なお、ここでは、サンプリング周波数を約100MHz、ビット分解能を5bitとする。また、ADC4a～4dは、同時動作するものとする。

#### 【0049】

ウォブル信号生成回路5は、論理演算回路とデジタルBPFとにより構成され（図示せず）、ADC4a～4dから出力される4チャンネルの高速AD変換データを入力として、前記論理演算回路がpushpull演算（（ADC4aの出力）+（ADC4dの出力）-（ADC4bの出力）+（ADC4cの出力））を行って広帯域pushpullTE（プッシュプルトラッキングエラー信号）を生成し、該生成した広帯域pushpullTEを前記デジタルBPFに入力して、ディスクがDVD-R/RW、DVD-RAMの場合に存在するウォブル信号を抽出する。なお、BPFの中心周波数は、再生速度が標準速の場合は約140KHzに設定するものとする。

#### 【0050】

プッシュプルトラッククロス信号生成回路6は、論理演算回路と2値化回路とにより構成され（図示せず）、ADC4a～4dから出力される4チャンネルの高速AD変換データを入力として、前記論理演算回路がpushpull演算（（ADC4aの出力）+（ADC4dの出力）-（ADC4bの出力）+（ADC4cの出力））を行って広帯域pushpullTEを生成し、前記2値化回路が広帯域pushpullTEの平均値、或いはゼロクロス点で2値化を行なってプッシュプルトラッククロス信号を生成する。

#### 【0051】

第3のHPF7a～7dは、第2のHPF3a～3dのカットオフ周波数よりも高いカットオフ周波数を持つデジタルHPFであり、DPDTE信号検出のために、傷による電圧レベル変動の除去、wobble成分の除去を行なう。なお、第3のHPF7のカットオフ周波数は、ここでは、100k～300KHzに設定するも

のとする。

#### 【0052】

位相差トラッキングエラー信号検出回路8は、第3のHPF7a～7dから出力される4チャンネルの信号入力の入力信号間の位相差を測定してDPDTE信号を出力する。

#### 【0053】

CAPA検出信号生成回路9は、位相差トラッキングエラー信号検出回路8から出力されるDPDTE信号を入力とし、RAM再生時に、CAPA（アドレスマーク）部分のDPDTE信号が上下に触れるのを検出してCAPA検出信号を出力する。

#### 【0054】

トラッククロス信号生成回路10は、位相差トラッキングエラー信号検出回路8から出力されるDPDTE信号を入力とし、DVD-ROM再生時に、DPDTE信号をゼロクロス点で2値化してトラッククロス信号を生成し、出力する。

#### 【0055】

オフトラック信号生成回路11は、第3のHPF7a～7dから出力される4チャンネルの信号入力の入力信号間の比較処理を行なうことによってトラックを外れているか否かを示すオフトラック信号を生成し、出力する。なお、ここでは比較処理として、2値化後のデジタル信号の排他的論理和を取ることで、左右（A/B及びC/D）の信号の比較を行なうものとし、異なる部分が少なければオントラック、多ければオフトラックとする。

#### 【0056】

次に、低周波帯域処理回路103について詳細に説明する。

図3は、本発明の実施の形態1による光ディスク再生装置の低周波帯域処理回路103の構成を説明するためのブロック図である。

図3において、低周波帯域処理回路103は、VGA12と、LPF13と、セクタ14と、VGA15と、加算器16と、ADC17と、オフセットDAC18と、ゲイン・オフセットコントローラ19と、pushpull/3beamトラッククロス信号生成回路20と、サーボマトリクス演算回路21とからなる。なお、本発明の実施の形態1では、VGA12と、LPF13をそれぞれ8つつつ備え

るものについて説明するが、これらの回路の構成数については、低周波帯域処理回路 103 に入力される受光素子からの信号数に併せて、予め決定されるものであり、前述した回路の構成数は 8 つに限定されるものではない。

#### 【0057】

VGA12a~12h は、VGA2a~2d と同様に、再生メディアの反射率、レーザパワーのばらつき、ピックアップの効率などの要因で、受光素子出力信号の振幅が大きくばらつくのを補正するゲイン調整アンプである。

#### 【0058】

LPF13a~13h は、低域サンプリング周波数の 1/2 以下のカットオフ周波数を持つ、アンチエイリアジングフィルタである。

#### 【0059】

セクタ 14 は、LPF13a~13h から出力される 8 チャンネルの信号を順次切換えて出力するためのものであり、ゲイン・オフセットコントローラ 19 から出力されるサンプリングパルス毎に、LPF13a の出力~LPF13h の出力の順で切換えが行なわれる。

#### 【0060】

VGA15 は、ゲイン・オフセットコントローラ 19 の制御により各チャンネル毎に個別設定がなされ、入力信号の変動レンジを ADC17 の入力レンジに合わせるためのゲイン調整を行なうゲイン調整アンプである。

加算器 16 は、入力信号の変動レンジを ADC17 の入力レンジに合わせるため、オフセット DAC18 から出力されるオフセット調整値を加算する。

#### 【0061】

ADC17 は、低速サンプリング用の AD 変換器であり、比較的広い入力ダイナミックレンジと、高いビット分解能を持つ。なお、ここではサーボサンプリング周波数を 200 KHz とした場合に、AD 変換周波数が 1.6 MHz となるように変換を行なうものとし、ビット分解能は 10 bit とする。

#### 【0062】

オフセット DAC18 は、入力信号の変動レンジを ADC17 の入力レンジに合わせるためのオフセット調整を行なうオフセット DA 変換器であり、ゲイン・

オフセットコントローラ 19 の制御により各チャンネル毎に個別設定がなされている。

#### 【0063】

ゲイン・オフセットコントローラ 19 は、ADC 17 のサンプリング・変換制御、変換信号の選択と、対応するゲイン・オフセット補正値の出力制御を行なう。

pushpull/3beamトラッククロス信号生成回路 20 は、低速AD変換結果のデータから、3beam TE、広帯域pushpullTEをハードロジックで演算し、平均値、或いはゼロクロス点で2値化してトラッククロス信号として出力する。

#### 【0064】

サーボマトリクス演算回路 21 は、DSP等の処理プロセッサであり、AD変換された各受光素子の出力信号から、ピックアップ構造、再生メディア、再生モード等に適した演算処理をマイクロコードで実施し、TE信号、FE信号、AS信号を生成する。なお、かかるサーボマトリクス演算回路 21 による演算処理は論理回路により行ってもよい。

#### 【0065】

次に、本発明にかかる光ディスク再生装置の動作について説明する。

ピックアップ 100 の受光素子 A～H よりそれぞれ出力された信号は、帯域分離回路 101 に入力され、高周波数帯域と、低周波数帯域とに分離される。その後、受光素子 A～D の高周波数帯域の信号は、高周波数帯域処理回路 102 に出力され、受光素子 A～H の低周波数帯域の信号は、低周波数帯域処理回路 103 に出力される。

#### 【0066】

そして、受光素子 A～D からの高周波数帯域の信号は、高周波帯域処理回路 102 により後述する所定の処理が行なわれ、高周波数サーボ信号が生成される。

また、受光素子 A～H からの低周波数帯域の信号は、低周波帯域処理回路 103 により後述する所定の処理が行なわれ、低周波数サーボ信号が生成される。

#### 【0067】

以下に、かかる高周波数帯域処理回路 102 における処理内容について図 2 を



用いて説明する。

受光素子A～Dの高周波数帯域の信号は、第1のHPF1a～1dによるアンプロffset、迷光offsetなどが除去、VGA2a～2dによる振幅調整、及び第2のHPF3a～3dによるoffsetの除去、及びディスクの傷等によって発生する再生信号のレベル変動の除去が行なわれた後、ADC4a～4dにより受光素子A～Dからの高周波数帯域の信号がデジタル信号に変換され、ウォブル信号生成回路5、プッシュプルトラッククロス信号生成回路6、及び第3のHPF7a～7dにそれぞれ出力される。なお、ここでは、図示するように、ADC4a～4dを共用して光ディスク再生装置の回路規模を削減を図っている。

#### 【0068】

そして、かかるADC4a～4dから出力された4チャンネルのデジタル信号の入力を受けたウォブル信号生成回路5では、広帯域pushpullTEを演算して算出し、デジタルBPFにより、ディスクがDVD-R/RW、DVD-RAMの場合に存在するウォブル信号を抽出する。なお、このように、デジタルBPFを用いてウォブル信号を生成することにより、アナログ回路によりBPFを構成した場合に比べ、回路規模を格段に小さくすることができるとともに、デジタルBPFにおいては、BPF特性のバラツキが無いことより、必要十分な帯域幅でのBPFの設計が可能となる。

#### 【0069】

また、ADC4a～4dから出力された4チャンネルのデジタル信号の入力を受けたプッシュプルトラッククロス信号生成回路6では、広帯域pushpullTEを演算して算出し、広帯域pushpullTEの平均値、或いはゼロクロス点で2値化してプッシュプルトラッククロス信号を生成する。なお、後述する順次サンプリングしてデジタル化された信号からpushpull/3beamトラッククロス信号生成回路20により生成されるトラッククロス信号は、トラッククロス周波数が高い場合に特に品質が劣化するという課題があるため、高速シーク時には、その対策のためにプッシュプルトラッククロス信号生成回路6で生成したプッシュプルトラッククロス信号をpushpull/3beamトラッククロス信号生成回路20により生成されるトラッククロス信号に切換えて使用する処理を行なう。

## 【0070】

また、ADC 4a～4dから出力されたデジタル信号の入力を受けた第3のHPF 7a～7dでは、DPDTE信号検出のために、傷によるレベル変動の除去、wobble成分の除去を行なう。なお、かかる第3のHPF 7a～7dはデジタルHPFであるため、より自由度の高いカットオフ周波数の設定が可能である。

## 【0071】

そして、第3のHPF 7a～7dから出力される4チャンネルのデジタル信号は、位相差トラッキングエラー信号検出回路8及びオフトラック信号生成回路11に入力され、位相差トラッキングエラー信号検出回路8では、4チャンネルのデジタル信号間の位相差が測定され、DPDTE信号として出力される。

## 【0072】

そして、かかるDPDTE信号は、CAPA検出信号生成回路9、トラッククロス信号生成回路10に入力され、RAM再生時にCAPA検出信号生成回路9でCAPA検出信号が、DVD-ROM再生時にトラッククロス信号生成回路10でトラッククロス信号が、それぞれ生成される。なお、トラッククロス信号生成回路10によって生成されるトラッククロス信号は、DVD-ROM再生時における低速シーク時から高速シーク時まで使用可能な信号である。

## 【0073】

一方、オフトラック信号生成回路11では、第3のHPF 7a～7dから出力される4チャンネルの信号入力の入力信号間の比較処理を行なうことによってトラックを外れているか否かを示すオフトラック信号が生成される。

## 【0074】

次に、上述した低周波数帯域処理回路103における処理内容について図3を用いて説明する。

受光素子A～Hの低周波数帯域の信号は、VGA 12a～12hによるゲイン調整、LPF 13a～13hによる低域サンプリング周波数の1/2以下のカットオフ周波数の除去後、セクタ14により、ゲイン・オフセットコントローラ19から出力されるサンプリングパルス毎に、LPF 13aの出力からLPF 13hの出力の順で順次VGA 15に出力される。なお、このようにセクタ14

を用いてLPF13a~13hから出力される信号を順次VGA15に出力することにより、LPF13a~13hからの出力にそれぞれ対応するようにVGA15やADC17を設けることなく、回路規模の削減を図ることができる。

#### 【0075】

セレクタ14から順次出力される信号は、VGA15によりゲイン調整が行なわれ、加算器16、及びDAC18によりオフセット調整が行なわれた後、ADC17によりデジタル信号に変換され、pushpull/3beamトラッククロス信号生成回路20、及びサーボマトリクス演算回路21に出力される。

#### 【0076】

pushpull/3beamトラッククロス信号生成回路20では、かかるADC17から出力されるデジタル信号を入力とし、3beamTE、広帯域pushpullTEをハードロジックで演算し、ゼロクロス点で2値化してトラッククロス信号を生成し、出力する。

#### 【0077】

また、サーボマトリクス演算回路21では、ADC17から出力されるデジタル信号を入力とし、ピックアップ構造、再生メディア、再生モード等に適した演算処理をマイクロコードで実施して、TE信号、FE信号、AS信号を生成し、出力する。すなわち、図10、図11で示すTE信号、FE信号を生成するための演算処理、及びその総和であるAS信号の演算処理が、DSP等の処理プロセッサによりプログラムによって実行されることとなる。

#### 【0078】

これにより、ピックアップ構造、再生メディア、再生モード等に対応した演算をマイクロコード変更のみで行うことができ、サーボマトリクス演算回路をピックアップ構造、再生メディア、再生モード等に対応する複数のアナログ回路で構成した従来のものに比べ、回路規模や消費電力を大幅に低減することができる。

#### 【0079】

また、サーボマトリクス演算回路21による演算がマイクロコードによるデジタル処理で行なわれているため、図10、及び図11で示される演算式中の、kやaの値の微細な調整が可能となるとともに、アナログ回路による演算で見られ

るようなオフセットなどのアナログ的なバラツキも発生することなく、より正確なTE信号、FE信号、AS信号の生成が可能となる。

#### 【0080】

以上のように、本発明の実施の形態1による光ディスク再生装置によれば、高周波数帯域と低周波数帯域とを分離する帯域分離回路101と、帯域分離回路101により分離された高周波数帯域信号を用いて高周波数サーボ信号を生成する高周波数帯域処理回路102と、帯域分離回路101により分離された低周波数帯域信号を用いて低周波数サーボ信号を生成する低周波数帯域処理回路103とを備えることにより、高周波数帯域信号処理のためのADCには高速低ビット数のADC4a~4d、低周波数帯域信号処理のためのADCには低速高ビット数のADC17を使用することができ、低コストのデジタル化システムを実現することができる。

#### 【0081】

また、低周波数帯域の受光素子からの出力信号をAD変換した後、サーボマトリクス演算回路21により、マイクロコードを用いたデジタル処理を行なうことにより、マイクロコードを変更するのみで、ピックアップ構造、再生メディア、再生モード等に対応した演算を行うことが可能となる。また、サーボマトリクス演算回路21による演算がマイクロコードによるデジタル処理で行なわれているため、TE信号、FE信号、AS信号を生成するために用いる演算定数の微細な調整が可能となるとともに、アナログ回路による演算で見られるようなオフセットなどのアナログ的なバラツキも発生することなく、より正確なTE信号、FE信号、AS信号を生成することが可能となる。

#### 【0082】

また、低周波数帯域処理回路103で生成されるトラッククロス信号とともに、高周波数帯域処理回路102で高速のトラッククロス信号を生成することにより、高速シーク時には、高周波数処理回路102により生成された高速トラッククロス信号を用いて光ディスクの再生処理を行うことが可能となる。

#### 【0083】

また、高周波数帯域の受光素子からの出力信号をAD変換した後に、第3のH

PF7a~7dによってDPDTE信号検出のために、傷によるレベル変動の除去、wobble成分の除去を行なうことにより、より自由度の高いカットオフ周波数の設定が可能である。

また、第3のHPF7a~7dをデジタル構成としたことにより、性能劣化なしにアナログ回路を削減して、回路規模を縮小することが可能となる。

#### 【0084】

また、ウォブル信号生成回路5、プッシュプルトラッククロス信号生成回路6、及び第3のHPF7a~7dに出力を行なうADC4a~4dを共有することにより、回路規模を削減して、一つの光ディスク再生装置によりウォブル信号、トラッククロス信号、DPDTE信号の生成が可能になる。

#### 【0085】

また、デジタルBPFを用いてウォブル信号を生成することにより、アナログ回路によりBPFを構成した場合に比べ、回路規模を格段に縮小することができるとともに、デジタルBPFにおいては、BPF特性のバラツキが無いことより、必要十分な帯域幅でのBPFの設計が可能となり、再生ウォブル信号のS/Nを向上させることができる。

#### 【0086】

なお、本発明の実施の形態1による光ディスク再生装置は、図4に示すような構造を有するピックアップを備えるものを例に挙げて説明したが、光ディスク再生装置が備えるピックアップは、これに限定されず、少なくとも、高域周波数帯域処理回路に対しては、2又は4分割された各分割受光素子からの信号を出力し、低域周波数帯域処理回路に対しては、2N（Nは1以上の整数）分割された各分割受光素子からの信号を出力するものであればよい。

#### 【0087】

（実施の形態2）

以下に、本発明の実施の形態2による光ディスク再生装置について図5、及び図6を用いて説明する。

なお、本発明の実施の形態2による光ディスク再生装置は、図3に示す本発明の実施の形態1による低周波数領域演算回路のサーボマトリクス演算回路21に

における演算処理の処理速度の向上を図るものである。

#### 【0088】

図5は、本発明の実施の形態2による光ディスク再生装置のサーボマトリクス演算回路を説明するための説明図であり、図5(a)はサーボマトリクス演算回路の回路構成を示すブロック図であり、図5(b)はサーボマトリクス演算回路における演算処理を説明するための信号図である。

#### 【0089】

図5(a)において、メインビームサーボフィルタ51は、ADC17から順次出力される受光素子A～Hの信号のうち、メイン受光素子A～Dからの信号の演算処理を行なう演算回路であり、サブビームサーボフィルタ52は、ADC17から順次出力される受光素子A～Hの信号のうち、サブ受光素子E～Hからの信号の演算処理を行なう演算回路である。

#### 【0090】

また、加算器53は、メインビームサーボフィルタ51からの出力信号と、サブビームサーボフィルタ52からの出力信号とを加算し、サーボマトリクス演算回路21の演算結果として出力するものである。なお、図5(a)中のADC17、及びサーボマトリクス演算回路21は、図3のADC17、及びサーボマトリクス演算回路21にそれぞれ相当する。

#### 【0091】

図5(b)の(i)～(iii)は、それぞれメインビームサーボフィルタ51、サブビームサーボフィルタ52、及び加算器53からの出力信号の一例を示したものであり、本発明にかかるサーボマトリクス演算回路21では、メインビームサーボフィルタ51の演算結果である図5(b)(i)と、サブビームサーボフィルタ52の演算結果である図5(b)(ii)とが加算器53により加算されることにより、図5(b)(iii)に示すサーボマトリクス演算回路21の演算結果を得る。

#### 【0092】

次に、サーボマトリクス演算回路21における通常の演算処理と、本発明にかかる演算処理とを比較して説明する。

## 【0093】

図6は、本発明の実施の形態2による光ディスク再生装置のサーボマトリクス演算回路における演算処理を説明するためのタイミングチャートであり、図6 (a) は通常の演算処理を、図6 (b) は本発明にかかる演算処理を説明するためのものである。

## 【0094】

以下に、先ず図6 (a) について説明する。

## 【0095】

図6 (a) (i) は、セクタ14により選択され、順次出力される2組の4分割受光素子からの出力信号A～Hを示したものであり、図示するようにメイン受光素子A～Dからの信号の後に、サブ受光素子E～Hからの信号がセクタ14 (図3参照) により選択され出力される。図6 (a) (ii) は、サーボサンプリング周期を示したものであり、図6 (a) (iii)、及び(iv) は、ADC17により行なわれるアナログ信号のサンプリングタイミング、及びデジタル信号への変換タイミングを示すものである。また、図6 (a) (v) は、サーボマトリクス演算回路21によるサーボマトリクス演算の開始タイミングを示すものであり、図6 (a) (vi) はサーボマトリクス演算回路21によるサーボ演算を、図6 (a) (vii) はサーボマトリクス演算回路21による駆動出力を示すものである。

## 【0096】

図6 (a) で示すサーボマトリクス演算回路21による通常の演算処理では、図6 (a) (v) に示すような演算開始タイミングにより受光素子A～Hからの信号の演算処理が行われていたため、サーボマトリクス演算回路21の演算は、メイン受光素子A～Dからの信号 (図6 (a) のメイン (1)) の演算時間及びその結果の出力における遅延時間を短縮するために、サーボマトリクス演算回路21による演算処理を、ADC17の受光素子Dからの信号出力を受けた後に行っていた。

## 【0097】

そのため、かかる演算開始時には前記サーボフィルタに未だサブ受光素子E～

Hからの信号（図6（a）のサブ（1））が入力されておらず、結果としてサブ受光素子E～Hからの信号の演算処理が、1サンプリング周期後のメイン受光素子A～Dからの信号（図6（a）のメイン（2））の演算処理の際に行なわれることとなる。

#### 【0098】

即ち、サーボマトリクス演算回路21による通常の演算処理では、メイン受光素子A～Dからの信号の演算処理（メイン（1））の際に、1サンプリング周期前のサブ受光素子E～Hからの信号の演算処理（サブ（0））が行われることとなり、駆動出力として、メイン受光素子A～Dからの信号の演算結果（メイン（1））と、1サンプリング周期前のサブ受光素子E～Hからの信号の演算結果（サブ（0））との加算値が出力されることとなる（図6（a）（vii）参照）。

#### 【0099】

これにより、図6（a）（vii）に示すように、メイン受光素子A～Dからの信号の最大演算遅延時間T1は最短にできるのに対して、サブ受光素子E～Hに対する信号の最大演算遅延時間T2は、非常に大きなものとなる。

#### 【0100】

次に、図6（b）について説明する。なお、図6（b）中の図6（b）（i）～（iv）は、図6（a）（i）～（iv）と同じである。

図6（b）（v）は、図5（a）に示すメインビームサーボフィルタ51のサーボマトリクス演算の開始タイミングを示すものであり、図6（b）（vi）は、図5（a）に示すサブビームサーボフィルタ52のサーボマトリクス演算の開始タイミングを示すものである。また、図6（b）（vii）はサーボマトリクス演算回路21によるサーボ演算を、図6（b）（viii）はサーボマトリクス演算回路21による駆動出力を示すものである。

#### 【0101】

図6（b）に示す本発明のサーボマトリクス演算回路21による演算処理では、図6（b）（v）（vi）に示すように、メイン受光素子A～Dからの信号の演算処理と、サブ受光素子E～Hからの信号の演算処理とがそれぞれ独立して行なわれ、駆動出力として、例えば図6（b）（viii）に示すように、1サンプリン



グ周期前のサブ受光素子E～Hからの信号の演算結果（サブ（0））と、メイン受光素子A～Dからの信号の演算結果（メイン（1））との加算値、メイン受光素子A～Dからの信号の演算結果（メイン（1））と、サブ受光素子E～Hからの信号の演算結果（サブ（1））との加算値のように、メイン受光素子に対する演算結果とサブ受光素子に対する演算結果との加算値が順次出力されることとなる。

#### 【0102】

これにより、サブ受光素子E～Hからの出力信号に対する演算及びその結果の出力における遅延よりなる最大演算遅延時間T4は、メイン受光素子A～Dからの出力信号に対する演算及びその結果の出力に対する遅延よりなる最大演算遅延時間T3と等しくすることができ、図6（a）で示したサブ受光素子E～Hからの信号の最大演算遅延時間T2に対して大幅に短縮することができる。（図6（b）（viii）参照）。

#### 【0103】

そして、メインビームサーボフィルタ51と、サブビームサーボフィルタ52とにより別々に演算され出力された駆動出力は、図5（a）に示すように、加算器53により加算され、サーボマトリクス演算回路21による演算結果として出力される。

#### 【0104】

このように、サーボマトリクス演算回路21が、メイン受光素子A～Dに対する信号の演算処理を行なうメインビームサーボフィルタ51と、サブ受光素子E～Hからの信号の演算処理を行なうサブビームサーボフィルタ52と、メインビームサーボフィルタ51からの出力信号と、サブビームサーボフィルタ52からの出力信号とを加算する加算器53とを備え、ADC17から順次出力される受光素子A～Hの信号に対して、メイン受光素子A～Dからの信号の演算処理と、サブ受光素子E～Hに対する信号の演算処理とを別々に行なうことにより、サーボマトリクス演算回路21による演算処理及びその結果の出力における遅延の時間を最小にすることができ、サーボマトリクス演算回路21から出力される信号のサーボ特性を最適にすることができる。

**【0105】****(実施の形態3)**

以下に、本発明の請求項11に対応する実施の形態3による光ディスク再生装置について図7を用いて説明する。

図7は、本発明の実施の形態3による光ディスク再生装置のサーボマトリクス演算回路の回路構成を示すブロック図である。

**【0106】**

図7において、メインビームサーボフィルタ71は、ADC17から順次出力される受光素子A～Hの信号のうち、メイン受光素子A～Dからの信号の演算処理を行なう演算回路であり、サブビームサーボフィルタ72は、ADC17から順次出力される受光素子A～Hの信号のうち、サブ受光素子E～Hからの信号の演算処理を行なう演算回路である。

**【0107】**

また、高域位相進みフィルタ73は、サブビームサーボフィルタ72から出力されるサブ受光素子E～Hからの信号の演算結果における遅延時間に起因する位相遅れに対して、位相補償を行なうものであり、加算器74は、メインビームサーボフィルタ71からの出力信号と、高域位相進みフィルタ73からの出力信号とを加算し、サーボマトリクス演算回路21の演算結果として出力するものである。なお、図7中のADC17、及びサーボマトリクス演算回路21は、図3のADC17、及びサーボマトリクス演算回路21にそれぞれ相当する。

**【0108】**

次に、動作について説明する。

ADC17から出力された受光素子A～Hの信号のうち、メイン受光素子A～Dからの信号は、メインビームサーボフィルタ71に、サブ受光素子E～Hからの信号は、サブビームサーボフィルタ72に、それぞれ入力される。

**【0109】**

なお、本発明の実施の形態3による光ディスク再生装置のサーボマトリクス演算回路21に対する入力信号の演算処理及びその結果の出力については、図6 (a) に示されたタイミングと同じである。

## 【0110】

そのため、本発明の実施の形態3のサーボマトリクス演算回路21による演算処理では、メイン受光素子A～Dからの信号の演算処理の後に、1サンプリング周期前のサブ受光素子E～Hからの信号の演算処理が行われることとなるため、図6(a)に示すT2の最大演算遅延時間が発生する。

## 【0111】

この遅延時間は、サーボフィルタの特性としては、開ループ特性のゲイン交点付近の周波数における位相遅れとして発現し、サーボ特性を劣化させる要因となる。

## 【0112】

図8は高域位相進みフィルタによる位相補償を説明するための説明図であり、図8(a)は位相補償を行わない場合のサーボフィルタ出力における位相遅れを示し、図8(b)は位相補償を行った場合の位相遅れを示している。なお、図中のAはメインビームサーボフィルタ73の演算遅延による位相遅れを、Bはサブビームサーボフィルタ72における演算遅延による位相遅れを、CはBにおける位相遅れを位相補償した位相特性を、YはAとBとの加算結果を、Dは高域位相進みフィルタにより補償する位相特性をそれぞれ示したものである。

## 【0113】

図8(a)に示すように、位相補償を行わない場合には、サブビームサーボフィルタ72における演算遅延による位相遅れ(図8(a)B)が、メインビームサーボフィルタ71の演算遅延による位相遅れ(図8(a)A)に対して大きいため、それらの加算結果である出力信号Yのゲイン交点周波数付近以上の周波数における位相遅れ(図8(a)Y)となって、サーボ特性を劣化させている。

## 【0114】

そこで、サブビームサーボフィルタ72により演算されたサブ受光素子E～Hからの信号の演算結果に対して、高域位相進みフィルタ73により、遅延時間T2による位相遅れを補正し、メインビームサーボフィルタ71から出力される演算結果と、高域位相進みフィルタ73により位相補償を行なったサブビームサーボフィルタ72による演算結果とを加算器74により加算し、サーボマトリクス

演算回路 21 による演算結果として出力するようにする。

#### 【0115】

図 8 (b) はこの様子を示したもので、図 8 (b) A、図 8 (b) B は、図 8 (a) と同じであり、図 8 (b) B における位相遅れを高域位相進みフィルタ 73 によりサーボ帯域内において補償した位相特性が図 8 (b) D に示されている。この位相補償量は、サーボ帯域内におけるサブビームサーボフィルタ 72 の遅延時間による位相遅れと、メインビームサーボフィルタ 71 の遅延時間による位相遅れの差に等しく設定される。その結果、位相補償された信号 C の位相特性 (図 8 (b) C) のサーボ帯域内における位相特性はメインビームサーボフィルタ 71 の出力 A の位相遅れとほぼ同等とすることができ、さらに、それらの加算結果である出力信号 Y の位相特性 (図 8 (b) Y) もメインビームサーボフィルタ 71 の出力 A の位相遅れと同等になる。

#### 【0116】

このように、サーボマトリクス演算回路 21 が、メイン受光素子 A～D からの信号の演算処理を行なうメインビームサーボフィルタ 71 と、サブ受光素子 E～H に対する信号の演算処理を行なうサブビームサーボフィルタ 72 と、サブビーム受光素子 E～H の出力信号に対する演算開始までの遅延時間を位相補償によって補正する高域位相進みフィルタ 73 と、メインビームサーボフィルタ 71 からの出力信号と、高域位相進みフィルタ 74 からの出力信号とを加算する加算器 74 とを備えたことにより、簡単な構成で、サブ受光素子 E～H からの信号の処理遅延時間による位相遅れの増大を補償することができ、サーボ特性の劣化を防ぐことができる。

#### 【0117】

なお、本発明の実施の形態 2、及び 3 による光ディスク再生装置は、図 4 に示すような構造を有するピックアップを備えるものを例に挙げて説明したが、光ディスク再生装置が備えるピックアップは、これに限定されず、少なくとも、受光素子に対してメインビームとサブビームを照射して、前記メインビームに対する 4 つの信号と前記サブビームに対する 2 つ又は 4 つの信号を出力するものであればよい。

## 【0118】

## 【発明の効果】

以上のように、本発明の請求項1にかかる光ディスク再生装置によれば、ピックアップからの出力信号に基づいてサーボ信号を生成する光ディスク再生装置であって、前記ピックアップからの出力信号を入力とし、該信号の高周波数帯域と低周波数帯域とを分離する帯域分離回路と、前記帯域分離回路により分離された高周波数帯域信号を用いて高周波数サーボ信号を生成する高周波数帯域処理回路と、前記帯域分離回路により分離された低周波数帯域信号を用いて低周波数サーボ信号を生成する低周波数帯域処理回路とを備えたことにより、高周波数処理と低周波数処理それぞれに最適な帯域を持つ回路素子を用いた回路構成が可能になり、低コストのデジタル化システムを実現することができる。

## 【0119】

また、本発明の請求項2にかかる光ディスク再生装置によれば、2個の分割受光素子からなる2分割受光素子、或いは4個の分割受光素子からなる4分割受光素子を少なくとも有するピックアップからの出力信号に基づいてサーボ信号を生成する光ディスク再生装置であって、前記ピックアップからの出力信号を入力とし、該信号の高周波数帯域と低周波数帯域とを分離する帯域分離回路と、前記帯域分離回路により分離された前記2又は4個の分割受光素子からの高周波数帯域信号を用いて高周波数サーボ信号を生成する高周波数帯域処理回路と、前記帯域分離回路により分離された低周波数帯域信号を用いて低周波数サーボ信号を生成する低周波数帯域処理回路とを備え、前記高周波数帯域処理回路が、前記2又は4個の各分割受光素子からの高周波数帯域信号をそれぞれ入力とし、前記各分割受光素子からの出力信号の直流成分及び低周波数のレベル変動を除去する2又は4個の第1のHPFと、前記2又は4個の第1のHPFからの出力信号をそれぞれ受け、前記第1のHPFのカットオフ周波数以上で所定のカットオフ周波数以下の周波数を除去する2又は4個の第2のHPFと、前記2又は4個の第2のHPFからの出力信号をそれぞれAD変換する2又は4個のADCと、前記2又は4個のADCから出力されるデジタル信号をそれぞれ受け、前記第2のHPFのカットオフ周波数よりも高くかつ所定のカットオフ周波数以下の周波数を除去す

る 2 又は 4 個の第 3 の H P F と、前記 2 又は 4 個の第 3 の H P F から出力される 2 又は 4 個のデジタル信号を入力とし、デジタル処理により位相差トラッキングエラー信号を生成する位相差トラッキングエラー信号検出回路とを備えたことにより、回路規模を削減することができるとともに、回路素子のばらつきに起因する検出特性への影響を排除した、安定した性能を有するディスク再生装置を得ることができる。

#### 【0120】

また、本発明の請求項 3 にかかる光ディスク再生装置によれば、前記第 1 の H P F のカットオフ周波数を、前記 2 又は 4 個の各分割受光素子から出力される信号のジッタに影響を与えない周波数としたことにより、データ再生用の再生信号の生成と、サーボ信号を生成するための信号の生成とを一つの回路で行うことができ、回路規模を削減することができる。

#### 【0121】

また、本発明の請求項 4 による光ディスク再生装置によれば、前記高周波数帯域処理回路が、前記 2 又は 4 個の各 A D C からそれぞれ出力されるデジタル信号に基づいてプッシュプルトラッキングエラー信号を演算して算出する論理演算回路と、該算出したプッシュプルトラッキングエラー信号からウォブル信号を生成するデジタル B P F とからなるウォブル信号生成回路をさらに備えたことにより、回路素子の特性ばらつきに起因する B P F 回路特性の変動を排除することができ、ウォブル信号生成回路の安定した性能を実現することができる。

#### 【0122】

また、本発明の請求項 5 による光ディスク再生装置によれば、前記第 2 の H P F のカットオフ周波数を、前記デジタル B P F の通過周波数帯域以下の周波数としたことにより、位相差検出回路に入力される信号から、ウォブル信号によるレベル変動を取り除くことが可能となる。

#### 【0123】

また、本発明の請求項 6 による光ディスク再生装置によれば、前記高周波数帯域処理回路が、前記 2 又は 4 個の各 A D C からそれぞれ出力されるデジタル信号に基づいてプッシュプルトラッキングエラー信号を演算して算出する論理演算回

路と、該算出したプッシュプルトラックエラー信号をゼロクロス点で2値化してプッシュプルトラッククロス信号を生成する2値化回路とからなる、プッシュプルトラッククロス信号生成回路をさらに備え、前記プッシュプルトラッククロス信号生成回路で生成したプッシュプルトラッククロス信号を、光ディスクの高速シーク時におけるトラッククロス信号として使用することにより、高速シーク時であっても、高品質のトラッククロス信号を使用することが可能となる。

#### 【0124】

また、本発明の請求項7による光ディスク再生装置によれば、前記第3のHPFのカットオフ周波数を、傷による電圧レベル変動の除去、及びwobble成分の除去を行なうことのできる周波数としたことにより、光ディスクのドロップアウトなどにより発生する受光素子出力の電圧レベル変動を取り除くことが可能となる。

#### 【0125】

また、本発明の請求項8による光ディスク再生装置によれば、 $2N$  ( $N$ は1以上の整数) 個の分割受光素子からなる $2N$ 分割受光素子を有するピックアップからの出力信号に基づいてサーボ信号を生成する光ディスク再生装置であって、前記ピックアップからの出力信号を入力とし、該信号の高周波数帯域と低周波数帯域とを分離する帯域分離回路と、前記帯域分離回路により分離された高周波数帯域信号を用いて高周波数サーボ信号を生成する高周波数帯域処理回路と、前記帯域分離回路により分離された前記 $2N$ 個の分割受光素子からの低周波数帯域信号を用いて低周波数サーボ信号を生成する低周波数帯域処理回路とを備え、前記低周波数帯域処理回路が、前記 $2N$ 個の各分割受光素子からの低周波数帯域信号をそれぞれ入力とし、低域サンプリング周波数の $1/2$ 以下のカットオフ周波数を持つ $2N$ 個のLPFと、前記 $2N$ 個のLPFからの各出力信号を順次切り替えて出力するセレクタと、前記セレクタからの出力をAD変換するADCと、前記ADCから出力されるデジタル信号を用いてマトリクス演算を行ないサーボ信号を生成するサーボマトリクス演算回路とを備えたことにより、一つのADCによってデジタル信号の生成が可能になるとともに、ピックアップの構造、再生メディア、再生モード等に適したサーボ信号の生成をデジタル処理で行うことができ、

ディスク再生装置の回路規模を削減することができる。

#### 【0126】

また、本発明の請求項9による光ディスク再生装置によれば、メインビーム及びサブビームを照射して、前記メインビームに対する4個の信号と前記サブビームに対する2又は4個の信号とを少なくとも出力するピックアップを有し、該ピックアップからの出力信号に基づいてサーボ信号を生成する光ディスク再生装置であって、前記ピックアップからの出力信号を入力とし、該信号の高周波数帯域と低周波数帯域とを分離する帯域分離回路と、前記帯域分離回路により分離された高周波数帯域信号を用いて高周波数サーボ信号を生成する高周波数帯域処理回路と、前記帯域分離回路により分離された前記メインビームに対する4個の信号及びサブビームに対する2又は4個の信号の、低周波数帯域信号を用いて低周波数サーボ信号を生成する低周波数帯域処理回路とを備え、前記低周波数帯域処理回路が、前記メインビームに対する4個の信号、及びサブビームに対する2又は4個の信号に対してそれぞれ設けられた、低域サンプリング周波数の $1/2$ 以下のカットオフ周波数を持つ6又は8個のLPFと、前記6又は8個のLPFからの各出力信号を順次切り替えて出力するセレクタと、前記セレクタからの出力をAD変換するADCと、前記ADCから出力されるデジタル信号を用いてマトリクス演算を行ないサーボ信号を生成するサーボマトリクス演算回路とを備えたことにより、一つのADCによってデジタル信号の生成が可能になるとともに、ピックアップの構造、再生メディア、再生モード等に適したサーボ信号の生成をデジタル処理で行うことができ、ディスク再生装置の回路規模を削減することができる。

#### 【0127】

また、本発明の請求項10による光ディスク再生装置によれば、前記サーボマトリクス演算回路が、前記ADCから出力されるメインビームに対する信号の演算処理を行なうメインビームサーボフィルタと、サブビームに対する信号の演算処理を行なうサブビームサーボフィルタと、前記メインビームサーボフィルタ及び前記サブビームサーボフィルタからの出力信号を加算する加算器とを備え、前記メインビームサーボフィルタ、及び前記サブビームサーボフィルタによる演算



処理をそれぞれ独立して行なうことにより、メインビームに対する処理遅延時間とサブビームに対する処理遅延時間を共に最小にすると同時に、メインビームに対するサーボ特性とサブビームに対するサーボ特性をそれぞれ最適な特性にすることができる。

#### 【0128】

また、本発明の請求項11による光ディスク再生装置によれば、前記サーボマトリクス演算回路が、前記ADCから出力されるメインビームに対する信号の演算処理を行なうメインビームサーボフィルタと、サブビームに対する信号の演算処理を行なうサブビームサーボフィルタと、前記サブビームサーボフィルタから出力される信号の演算開始までの遅延時間を位相補償によって補正する高域位相進みフィルタと、前記メインビームサーボフィルタ、及び前記高域位相進みフィルタからの出力信号を加算する加算器とを備えたことにより、簡単な構成で、サブビームに対する処理遅延時間増大による位相遅れの増大を補償することができ、サーボ特性の劣化を防ぐことができる。

#### 【図面の簡単な説明】

##### 【図1】

本発明の実施の形態1による光ディスク再生装置を説明するためのブロック図である。

##### 【図2】

本発明の実施の形態1による光ディスク再生装置の高周波帯域処理回路の構成を説明するためのブロック図である。

##### 【図3】

本発明の実施の形態1による光ディスク再生装置の低周波帯域処理回路の構成を説明するためのブロック図である。

##### 【図4】

上記実施の形態1におけるピックアップが有する受光素子の一例を示す図である。

##### 【図5】

本発明の実施の形態2による光ディスク再生装置のサーボマトリクス演算回路

を説明するための説明図である。

【図 6】

本発明の実施の形態 2 による光ディスク再生装置のサーボマトリクス演算回路における演算処理を説明するためのタイミングチャートである。

【図 7】

本発明の実施の形態 3 による光ディスク再生装置のサーボマトリクス演算回路を説明するための説明図である。

【図 8】

上記実施の形態 3 における高域位相進みフィルタによる位相補償を説明するための説明図である。

【図 9】

従来の光ディスク再生装置を示すブロック図である。

【図 10】

TE信号を生成するためのマトリクス演算の一例を示す図である。

【図 11】

FE信号を生成するためのマトリクス演算の一例を示す図である。

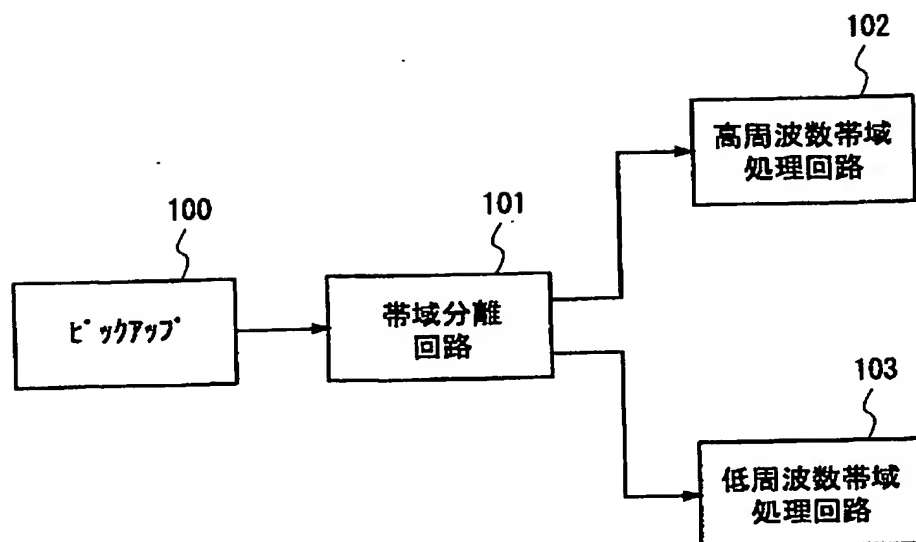
【符号の説明】

- 1 第 1 の HPF
- 2、12、15、1001 VGA
- 3 第 2 の HPF
- 4、17、1011 ADC
- 5、1017 ウォブル信号生成回路
- 6 プッシュプルトラッククロス信号生成回路
- 7 第 3 の HPF
- 8、1014 位相差トラッキングエラー信号検出回路
- 9、1018 CAPA 検出信号生成回路
- 10 トラッククロス信号生成回路
- 11、1015 オフトラック信号生成回路
- 13 LPF

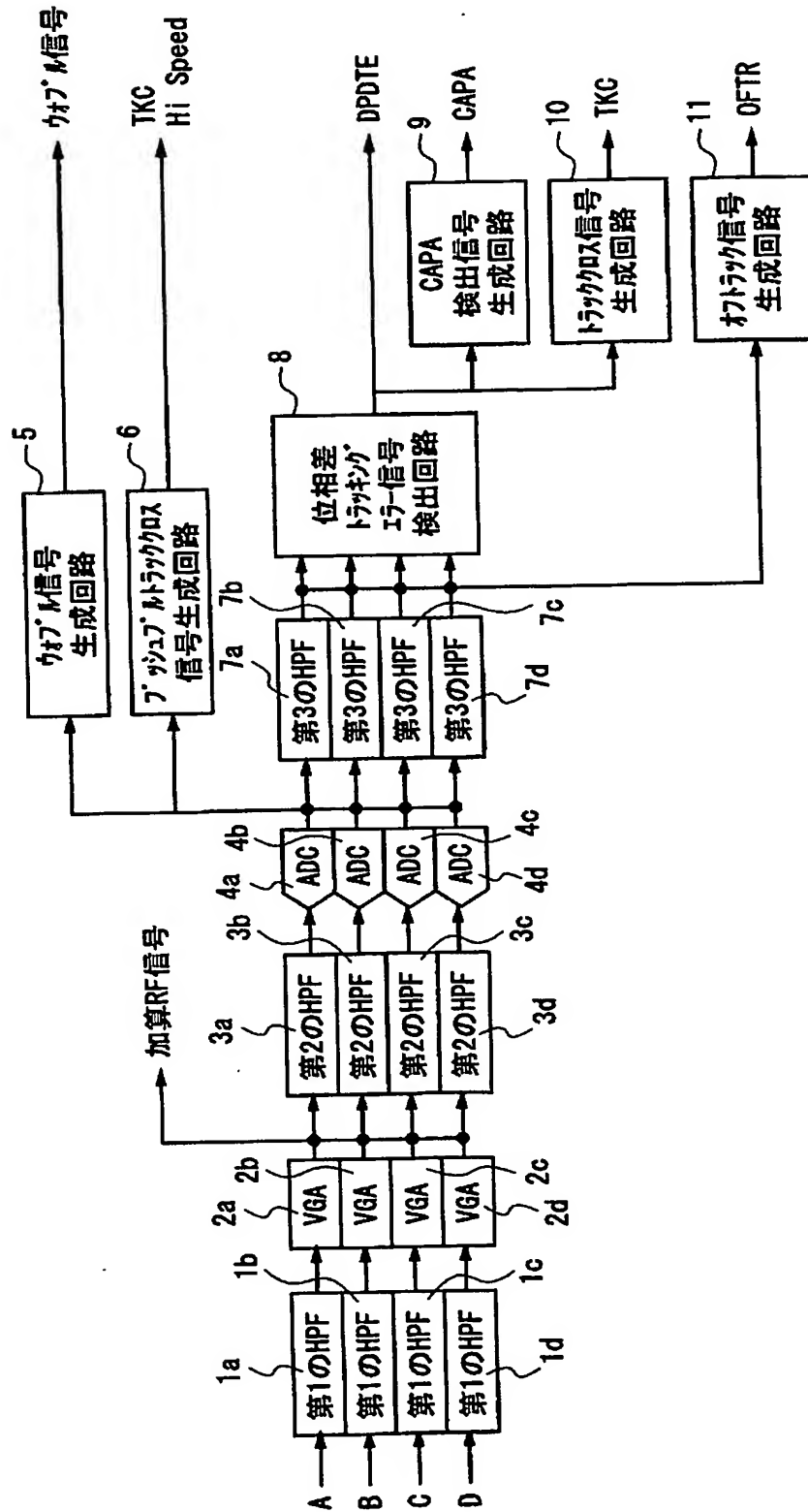
14、1003、1004、1010 セレクタ  
16 加算器  
18 オフセットDAC  
19 ゲイン・オフセットコントローラ  
20 pushpull/3beamトラッククロス信号生成回路  
21、1002 サーボマトリクス演算回路  
41 先行サブビーム受光素子  
42 メインビーム受光素子  
43 後行サブビーム受光素子  
51、71 メインビームサーボフィルタ  
52、72 サブビームサーボフィルタ  
53、74 加算器  
73 高域位相進みフィルタ  
1005、1007、1008、1009 LPF  
1006、1013 コンパレータ  
1012 HPF  
1016 差動RF信号生成回路

【書類名】 図面

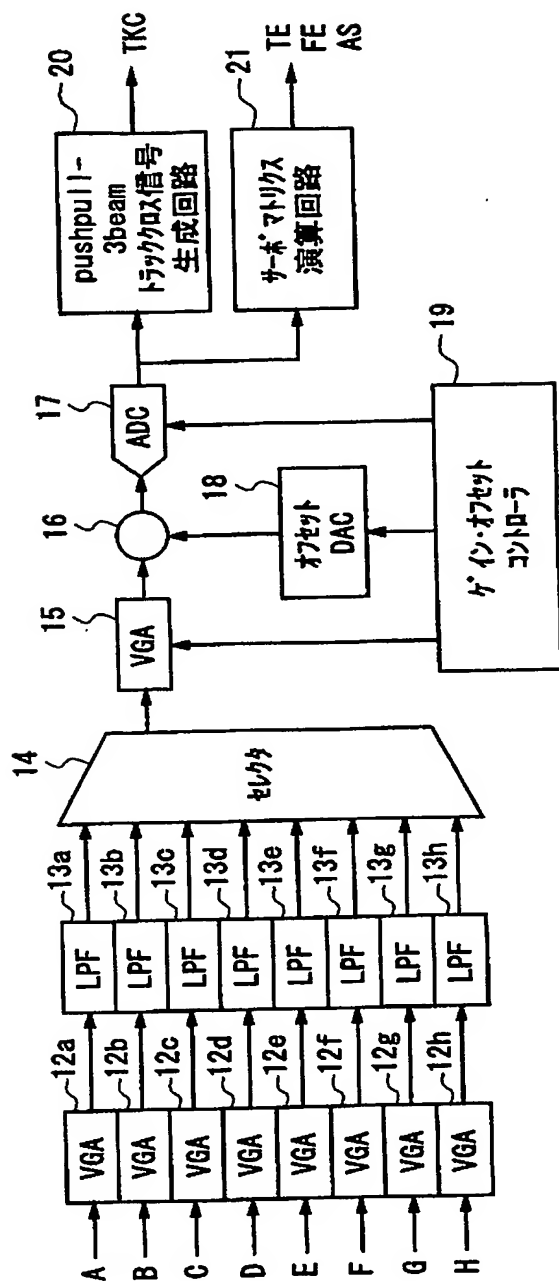
【図 1】



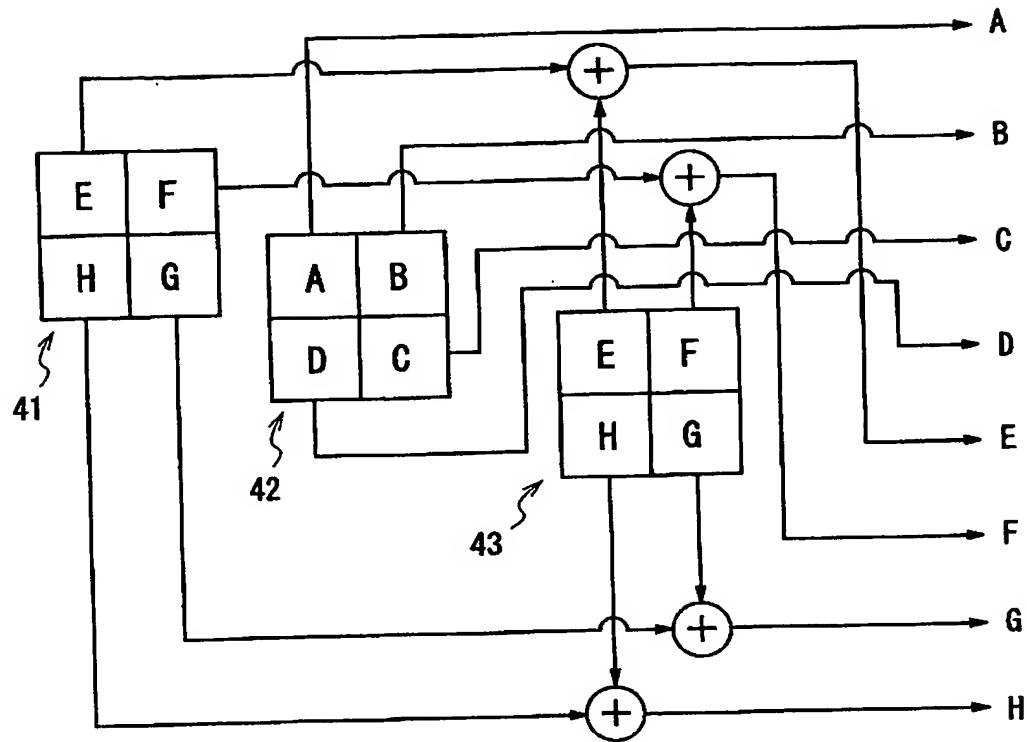
【図2】



【図 3】

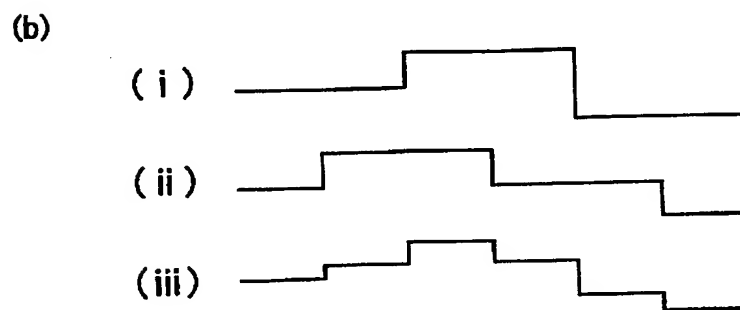
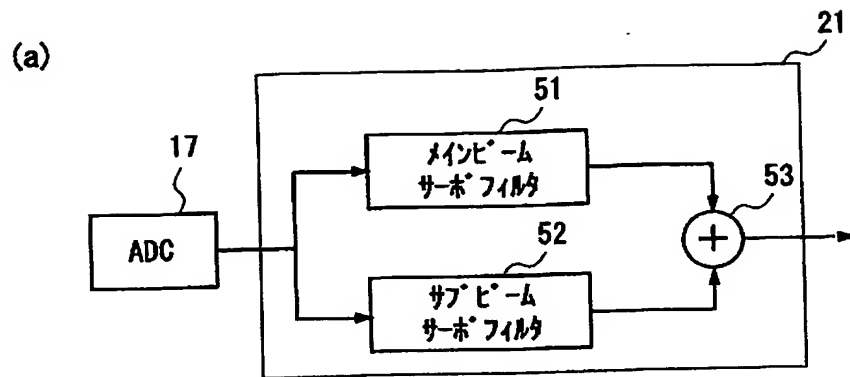


【図 4】



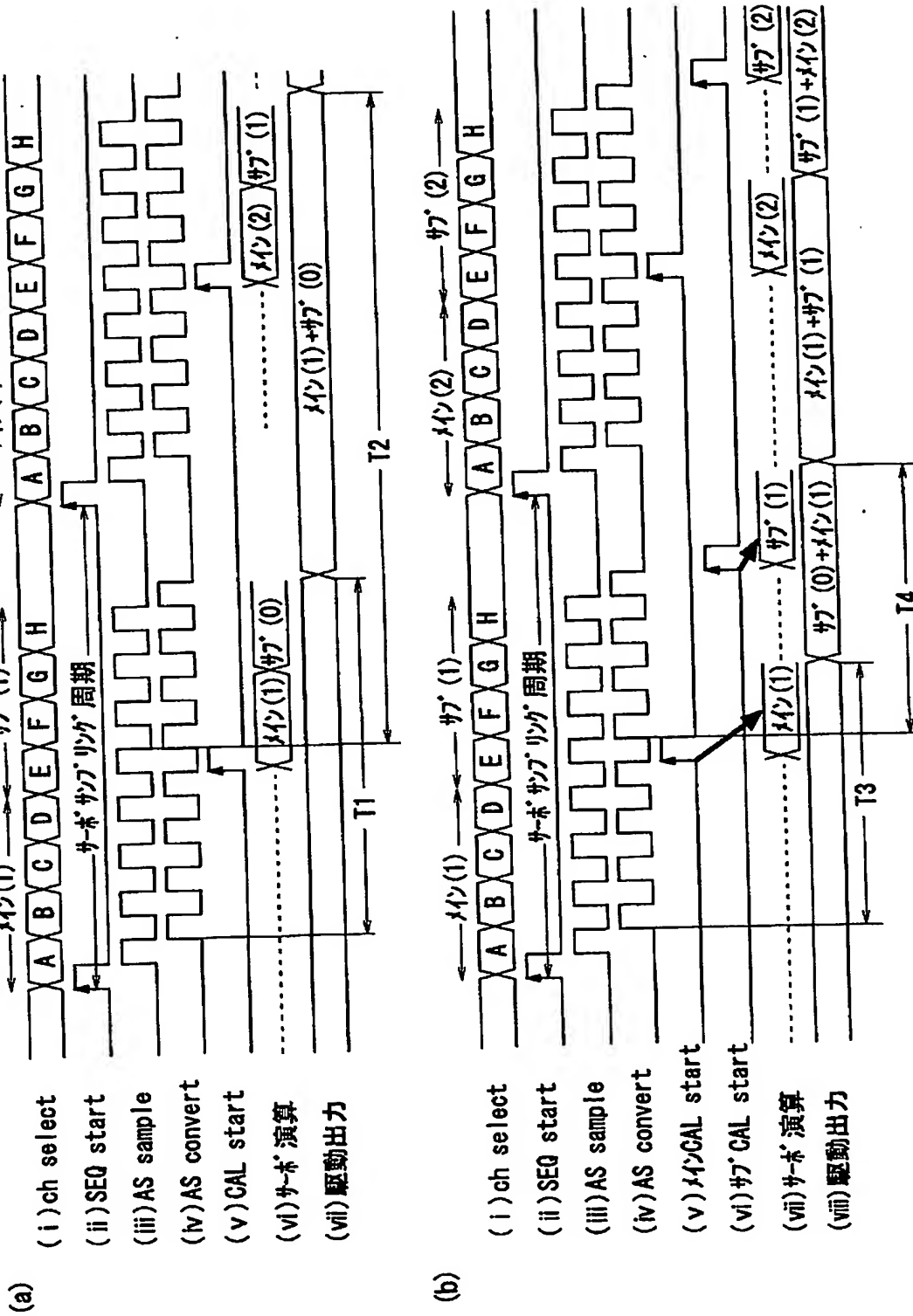
41 : 先行サブビーム受光素子  
 42 : メインビーム受光素子  
 43 : 後行サブビーム受光素子

【図 5】

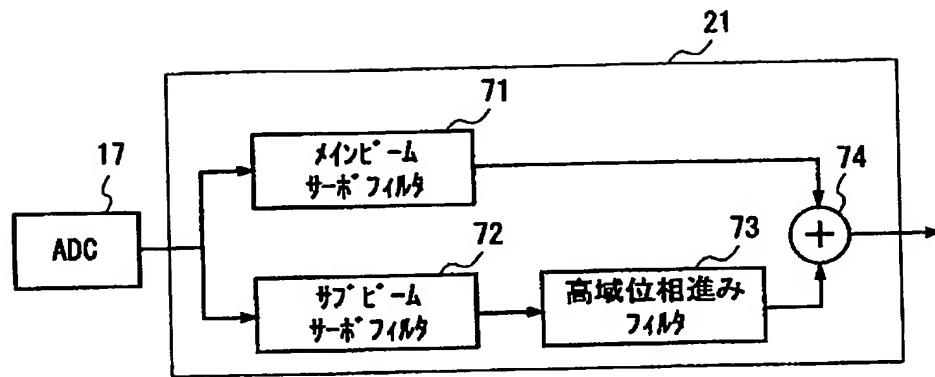




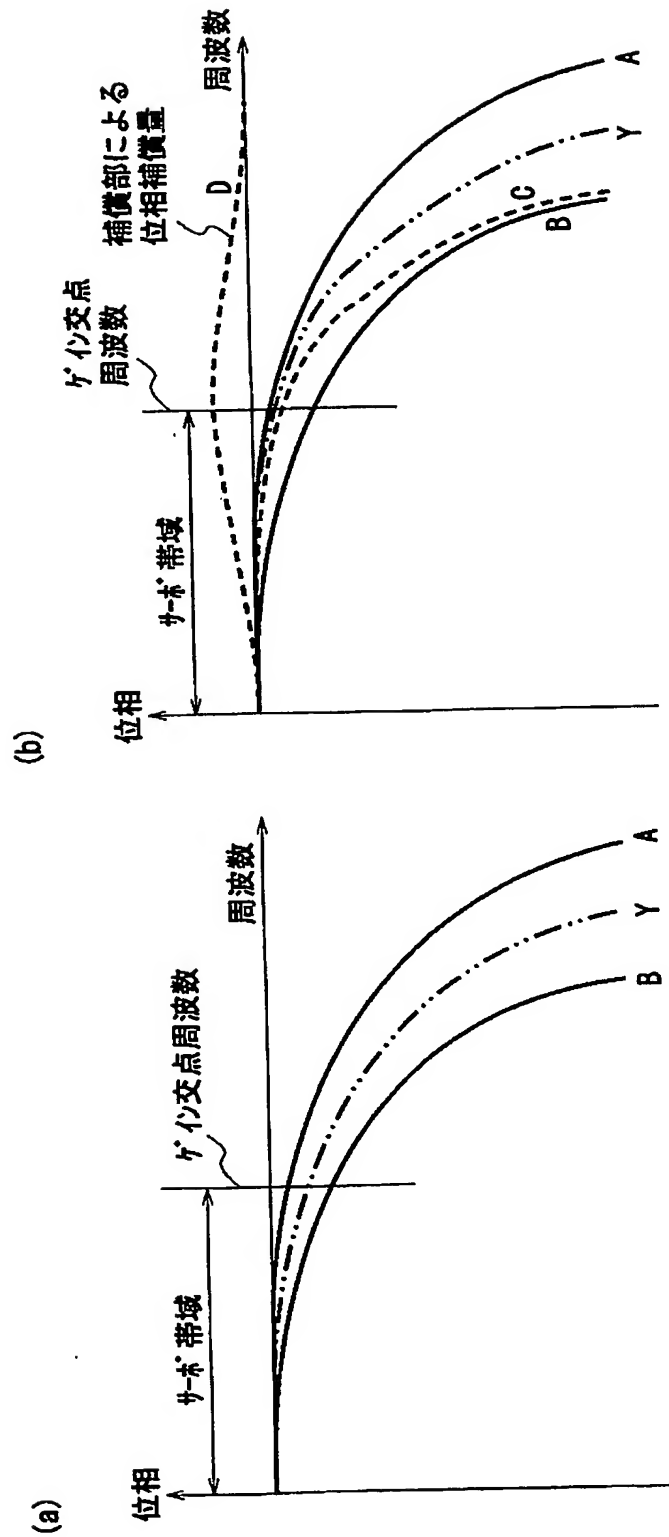
【図 6】



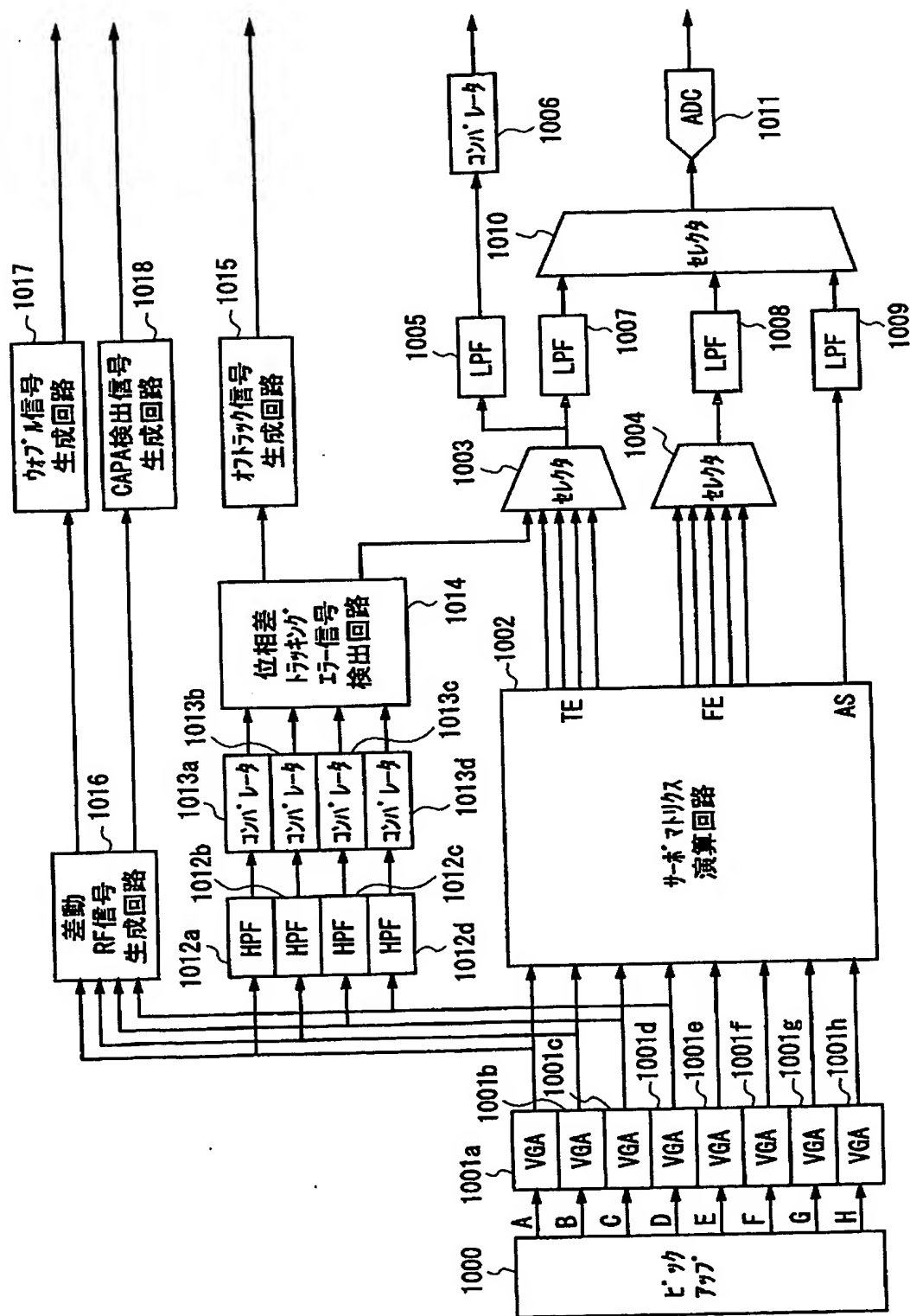
【図 7】



【図 8】



【図 9】



【図 10】

$TE = (TE+) * (1-a) - (TE-) * (1+a)$	
(a)	$TE+ = A, \quad FE- = B$
(b)	$TE+ = (A+D), \quad FE- = (B+C)$
(c)	$TE+ = (A+D) - k(E+H), \quad TE- = (B+C) - k(F+G)$
(d)	$TE+ = (\text{位相差} AB), \quad TE- = (\text{位相差} CD)$

【図 11】

$FE = (FE+) * (1-a) - (FE-) * (1+a)$	
(a)	$FE+ = E, \quad FE- = F$
(b)	$FE+ = H, \quad FE- = G$
(c)	$FE+ = A+C, \quad FE- = B+D$
(d)	$FE+ = (A+C) - k(F+H), \quad FE- = (B+D) - k(E+G)$

【書類名】 要約書

【要約】

【課題】 光ディスク再生装置の回路規模や消費電力の削減を図るとともに、温度特性や IC のバラツキで左右されない信頼性の高いサーボ信号の検出を可能とする光ディスク再生装置を提供する。

【解決手段】 ピックアップの受光素子から出力された出力信号を、高周波数帯域の信号と、低周波数帯域の信号とに分離し、該分離した高周波数帯域信号、及び低周波数帯域信号の信号処理を、それぞれに最適な帯域を持つ回路素子を用いてデジタル方式により行なう。

【選択図】 図 1

特願 2 0 0 3 - 0 8 6 3 6 8

出 願 人 履 歴 情 報

識別番号

[ 0 0 0 0 0 5 8 2 1 ]

1. 変更新月日

1 9 9 0 年 8 月 2 8 日

[変更理由]

新規登録

住 所

大阪府門真市大字門真 1 0 0 6 番地

氏 名

松下電器産業株式会社

**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record**

**BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☒ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☐ **FADED TEXT OR DRAWING**
- ☐ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☒ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**